

# Mikropočítačové Systémy

## MIPS

Distribuované vnorené počítačové systémy

Distributed Embedded Computer System

(Microcontrollers)

## Prednáška 8. A/D prevodník.

?? 2,5 <- -> 2,500 ??

*Tartaglia*

*Kvantum*

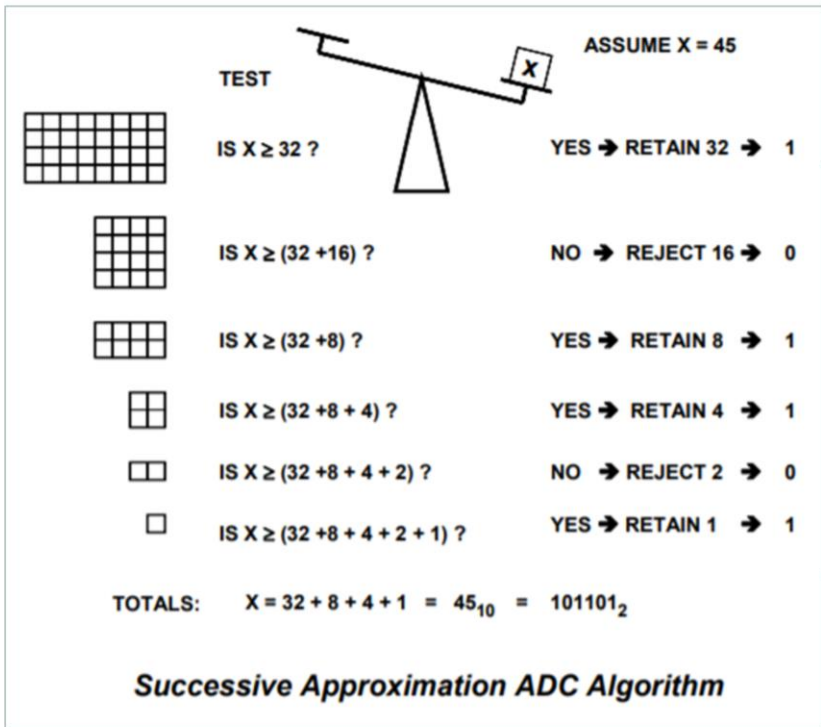
1

V tejto prednáške sa budú prelínať všeobecné vedomosti s konkrétnymi informáciami – ATMEGA 238P A/D prevodník.

Začneme zospodu: Mnohé fyzikálne problémy sa dali jednoduchšie vysvetliť, ak sa zaviedol pojem kvantum. Teda sú založené na myšlienke, že veličiny ako hmota, svetlo, čas, ... nie sú spojité, a teda donekonečna deliteľné, ale majú niekde na začiatku niečo ako minimálne množstvo – kvantum. A potom množstvo niečoho počítame v násobkoch tohto kvanta.

Stredoveký matematici riešili problémy typu: kubické rovnice, ale aj Bachetov problém s váhami. Tartaglia poukázal na zaujímavosť jedného z riešení. Ak známe závažia kladieme len na jednu stranu váh a na druhej strane váh je neznáme závažie hmotnosť ktorého hľadáme, potom ak najmenšie závažie je 1, ostatné by mali byť 2, 4, 8, 16, ... [jednotiek hmotnosti].

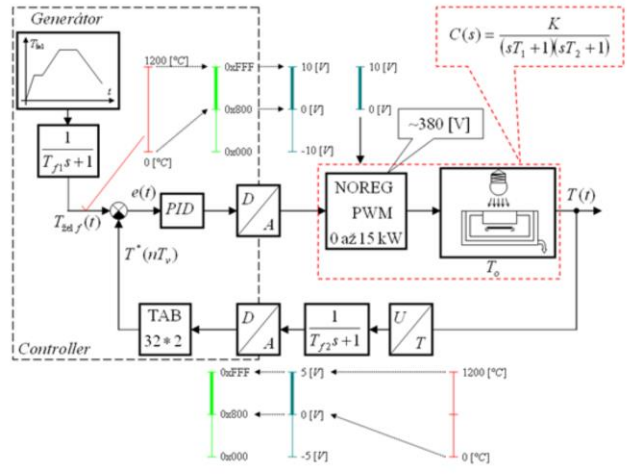
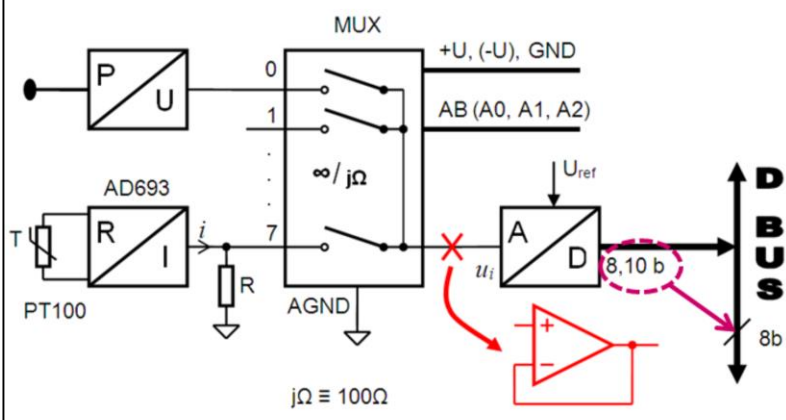
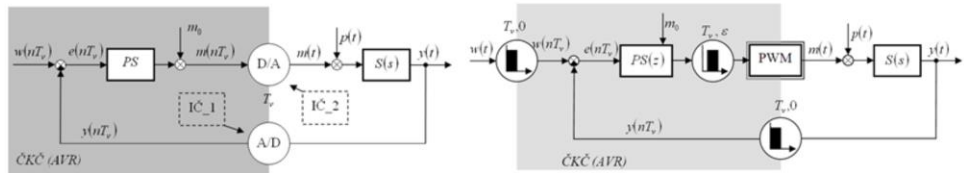
Matematika základnej a strednej školy nás učila, že čísla 2,5 a 2,50 sú rovnaké – rovnajú sa. Dnes, ak hovoríme o kvalite niektorých vecí, a porovnáme ich, tak vec, zariadenie, ... charakterizované číslom 2,500 je kvalitnejšie. PREČO?



Tento algoritmus aplikovaný v A/D prevodníkoch bol najskôr pomenovaný ako spätnoväzbové odčítavanie a neskôr ako postupná aproximácia. Dnes sú na tomto princípe postavené A/D prevodníky s postupnou aproximáciou. Podobne ako prvý počítač, aj prvá verzia A/D prevodníka, bola vyrobená pomocou elektróniek, bola väčších rozmerov, vysokej spotreby a ceny.

# A/D prevodník

(bipolar) / unipolar ADC  
samostatné / (diferenčné) vstupy



A/D prevodník používaný v MMP má v sebe všetko už spomenuté a mnohom ďalšom si ešte povieme.

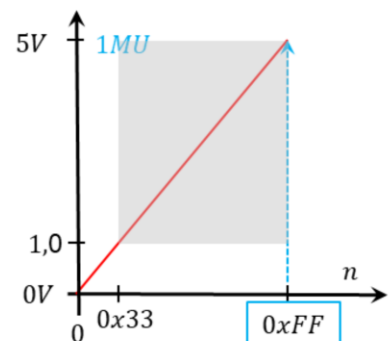
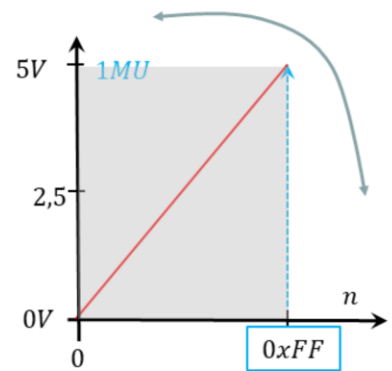
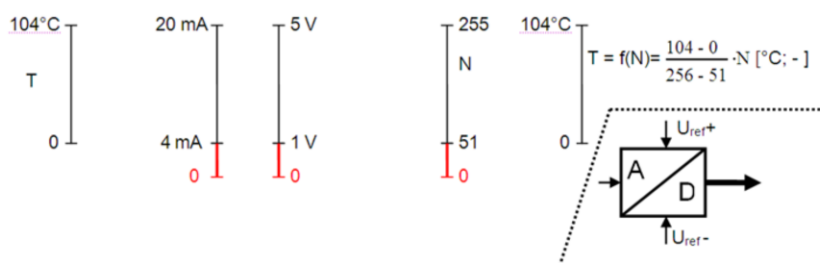
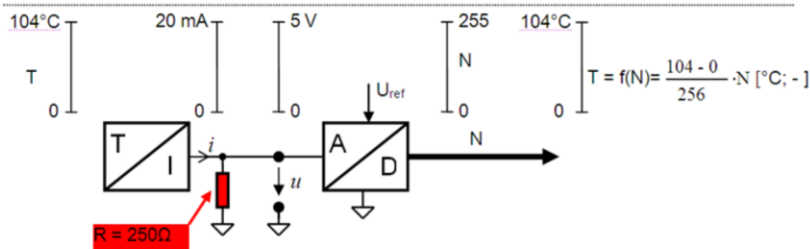
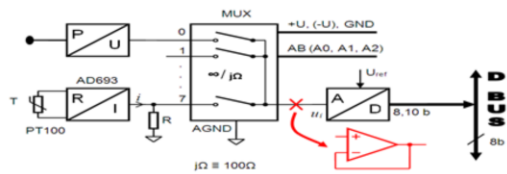
Úlohou A/D prevodníka je rozdeliť nejaký interval nejakej fyzikálnej veličiny na nejaký počet kvánt. Problémom je, že fyzikálnych veličín je veľa a MMP pracuje s „napätím“ resp. s celými dvojkovými číslami. To znamená potrebuje vystavať niečo čo sa nazýva **merací kanál**. Najskôr prevedieme rozsah meranej fyzikálnej veličiny na **unifikovaný napät'ový signál**. Symetrický, resp. nesymetrický. Najčastejšie je to 0 až 5V, resp. -5V až 5V. Atd'. potom toto napätie prevedieme pomocou A/D prevodníka s postupnou aproximáciou na číslo 8b, 10b, 12b, ... –ové (cele bez znamienka, resp. so znamienkom). A s týmto číslom potom pracujeme v počítači. Ak treba, prepočítame ho na číslo odpovedajúce jednotkám pôvodnej fyzikálnej veličiny.

Okrem už spomenutých blokov potrebujeme blok referenčného napätia, blok generujúci kvantum času, analógový multiplexer, obvod na impedančné prispôsobenie. A mnoho ďalších ako napr. napájací zdroj.

Ak je výstupom meracieho prevodníka unifikované napätie, môžeme ho priamo priviesť na MUX AD prevodníka. Ak je výstupom unifikovaný prúd, napr. 4 až 20mA, musíme ho pomocou presného rezistora previesť na unifikovaný napäťový signál. Viac menej historicky sa používa jeden A/D prevodník, k niekoľkým vstupom. Tie sú pripojené cez analógový MUX. Je to vlastne spínač ktorý má v zopnutom stave impedanciu 10-ky Ohmov. Aby nevznikol na zopnutom kontakte úbytok napätia, je medzi merací prevodník a A/D prevodník zapojený sledovač. Pôsobí vo funkcii impedančného prispôsobenia. Keďže MUX je tvorený CMOS tranzistormi, je vhodné nepripojené vstupy ošetriť. Ináč môžu vzniknúť medzi jednotlivými vstupmi tzv. presluchy.

Vstupne napätie pripojené na A/D prevodník by malo byť “menšie“ ako napájacie. Rovnako aj referenčné napätie by malo byť menšie alebo rovné napájaciemu. Opäť máme na mysli interval.

V regulačných schémach nájdeme rôzne spôsoby kreslenia A/D prevodníka. Aj keď vo svojej podstate realizuje dva druhy kvantovania: v amplitúde a v čase, v schémach sa zdôrazňuje len kvantovanie v čase. Z priložených obrázkov, je ešte zrejmé, že spočítať možno len ROVNAKÉ veličiny.



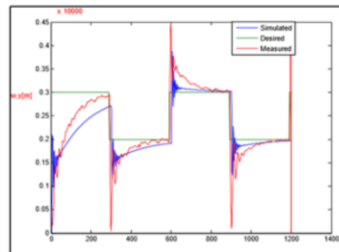
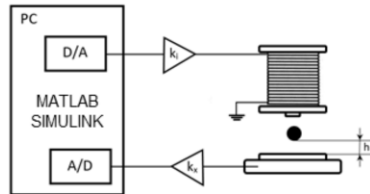
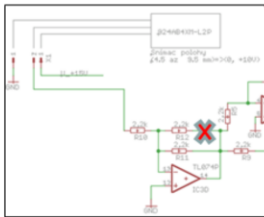
Na tomto obrázku sme si ukázali, ako jednoducho si môžeme znížiť rozlišovaciu schopnosť prevodníka. Stačí len zmeniť jeden typ unifikovaného signálu za iný. Na výstupnej strane meracieho prevodníka s prúdovým unifikovaným signálom môže použiť:

- Trojvodičové pripojenie a prúd 0 až 20mA alebo
- Dvojvodičové pripojenie a 4 až 20 A. Prúd 0 až 4 mA sa použije na napájanie obvodu. Ušetrí sa jeden vodič.

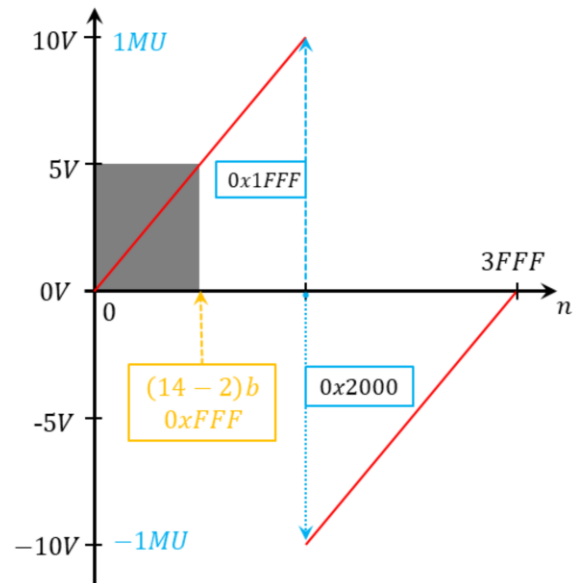
Nemá veľký zmysel dodržiavať konvenciu pri kreslení prevodových charakteristík, pretože raz

je jedna a raz druhá veličina vstup, resp. výstup.

## Riadenie CE152



**MF624** : 14bit (16384 kv = 0 až 16383)  
(13b  $\approx 1MU$ )



Reálne máme 12 bitov.

5

Riadenie nelineárneho systému LG, je úloha s ktorou sa určite stretnete na tejto škole. Túto úlohu môžeme riešiť klasicky, teda ako nám ju doporučil výrobca, resp. tvorivo. Teda začneme otázkou. Nedá sa? A odpoveď je: Dá sa. Áno, dá sa to aj lacnejšie. Ale predbehnem. Prax by aj tak zobrala to horšie a drahšie riešenie. Skúste povedať prečo? Trocha pomôžem. A čo servis?

Pôvodné riešenie predpokladá I/O kartu (digitálne vstupy a výstupy, analógové vstupy a výstupy a T/C) za cca 1000USD.

Fa Humusoft k tomu dodala MATLAB a LG s

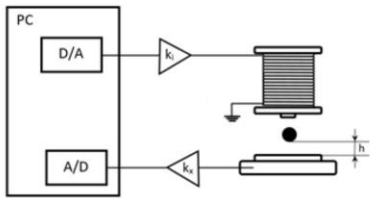
elektronikou. A našou, Vašou úlohou je s tým riadiť polohu guľičky podľa navrhnutého kritéria kvality.

Po preštudovaní podkladov zistíme, že nie všetko je navrhnuté optimálne. Zrejme nás skúšajú. Napr. Zaplatíme 1000USD za niečo, čo využijeme len čiastočne. Niečo ako podobné by vyzeralo asi takto: Máme auto ktoré má 7 rýchlostných stupňov a my využívame napr. len štyri. Spiatočka je nám tiež na nič. Pritom vyššia kvalita riešenia sa dá dosiahnuť napr. tak, že prestrihneme v riadiacej elektronike jeden drôtik.

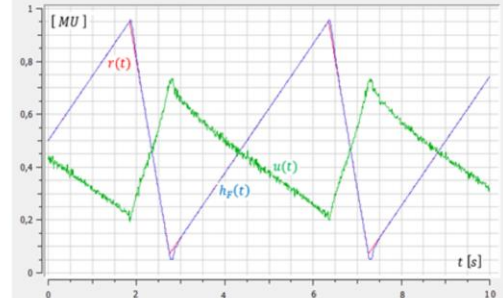
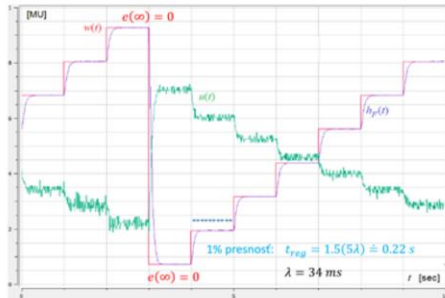
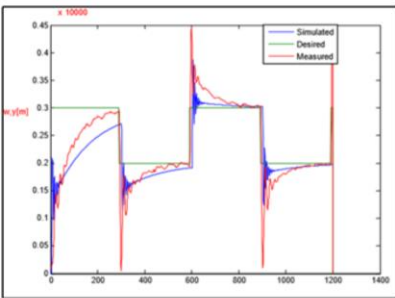
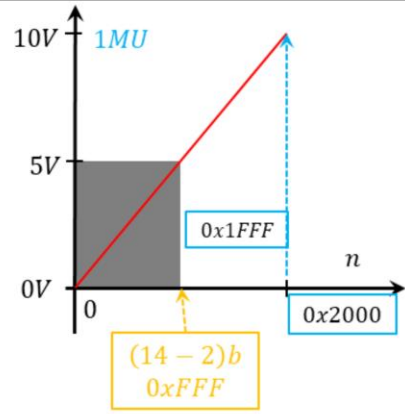
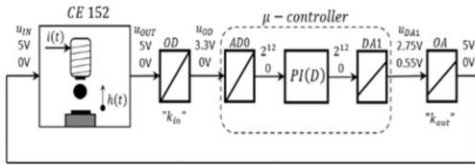
Možnosti pôvodného riešenia odpovedajú možnostiam ARDUINO DUE (dá sa použiť aj MEGA, resp. UNO. Ale to by sme dosiahli rovnaké nepekne priebehy ako originál. Samozrejme za oveľa menej PEŇAZÍ.



# Riadenie CE152

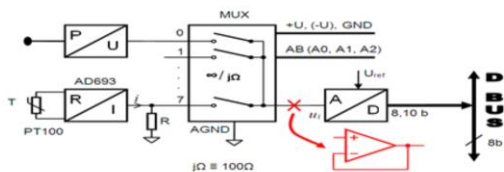


**MF624** : 14bit  
(16384)  
(13b  $\approx$  1MU )  
Reálne máme 12 bitov.



Pôvodne riešenie sa dá nahradiť aj napr. ARDUINO + ..... A ak k tomu pridáte aj vedomosti z ostatných predmetov výsledky budú trochu krajšie. Tu sme sa snažili využiť celý rozsah meracieho prevodníka.

## Obmedzenia vstupného signálu A/D prevodníka:



Rozsah vstupného signálu:  $U_{IN}$  musí byť medzi

$U_{Ref+}$  a  $U_{Ref-}$ .  $U_{Ref} = U_{Ref+} - U_{Ref-}$ .

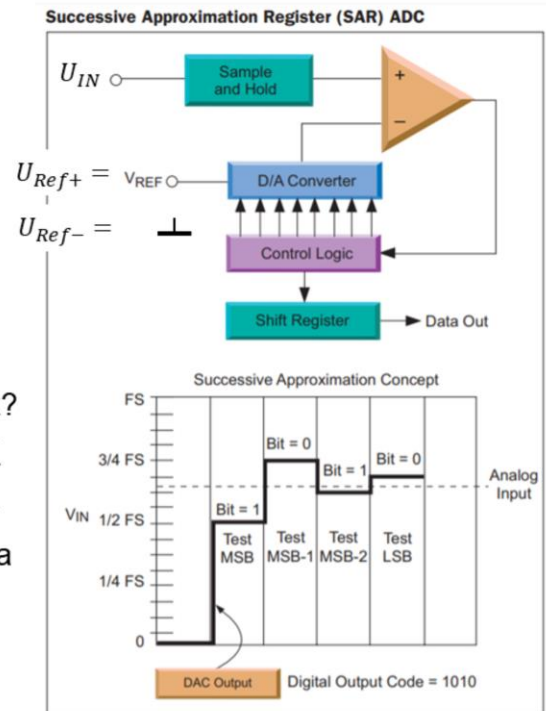
Otázka: Môžeme priamo pripojiť termočlánok na A/D prevodník?

Termočlánok je „tvrdým“ zdrojom malého napätia, rádove  $mV$ .

Odpoveď: Obmedzenie zdola je dané zosilnením komparátora.

Diferenčné napätie  $\frac{U_{Ref}}{1024} = 1 \text{ LSB}$  musí na výstupe komparátora generovať  $\log.0$ , resp.  $\log.1$ . Niektorí výrobcovia uvádzajú v katalógovom liste min. diferenčné napätie na vstupe komparátora. napr.:

$$0,3 \text{ mV} \Rightarrow U_{RefMIN} = 0,3 \text{ mV} * 1024 = 0,31 \text{ V}.$$

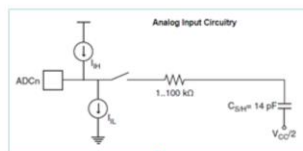


Vstupný analógový signál A/D prevodníka by mal byť v rozsahu daným referenčným napätím.

Vo funkcii komparátora, toho čo porovnáva veľkosť neznámeho napätia a napätia generovaného „váhami“ je OZ. Ten nie je ideálny. Nedokáže prakticky identifikovať nulovú diferenciu vstupných napätí. Väčšinou to minimum (kvantum) je rádove 10 až 100  $\mu V$ .

Na obrázku vpravo je zaujímavé to, že nato aby sme vyrobili A/D prevodník potrebujeme D/A prevodník.

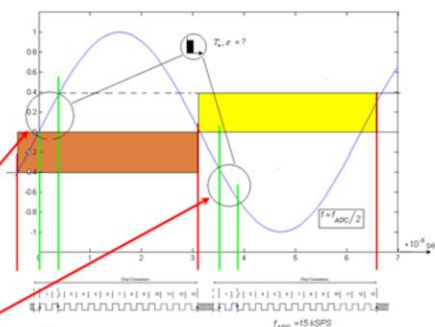
## Obmedzenia vstupného signálu A/D prevodníka:



Obmedzenie na rýchlosť nárastu:

- Počas vzorkovania (nabíjania kondenzátora) sa nesmie vstupný signál zmeniť o **požadovanú presnosť**.

The ADC contains a Sample and Hold circuit which ensures that the input voltage to the ADC is held at a constant level during conversion. A block diagram of the ADC is shown in Figure 23-1 on page 252.



Čas vzorkovania pri samostatnom prevode  $1,5 * SC_{ADC}$

$$T_{ADC\ OPT} = 5\ \mu s = \frac{1}{f_{ADC}} = \frac{1}{200\ kHz} \Rightarrow \text{čas vzorkovania je cca } 7,5\ \mu s.$$

Počas vzorkovania sa nesmie zmeniť vzorkovaný signál o viac

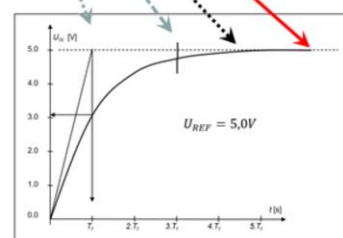
$$\text{ako } 0,5\ \text{LSB: } \frac{dU_{IN}}{dt} = \frac{0,5\ \text{LSB}}{1,5 * T_{ADC\ OPT}} = \frac{0,5 * \frac{5V}{1024}}{7,5\ \mu s} = 325,5 \frac{V}{s} = 0,326 \frac{V}{ms}$$

$$e^{-1} \doteq 0,37$$

$$e^{-3} \doteq 0,05$$

$$e^{-5} \doteq 0,01$$

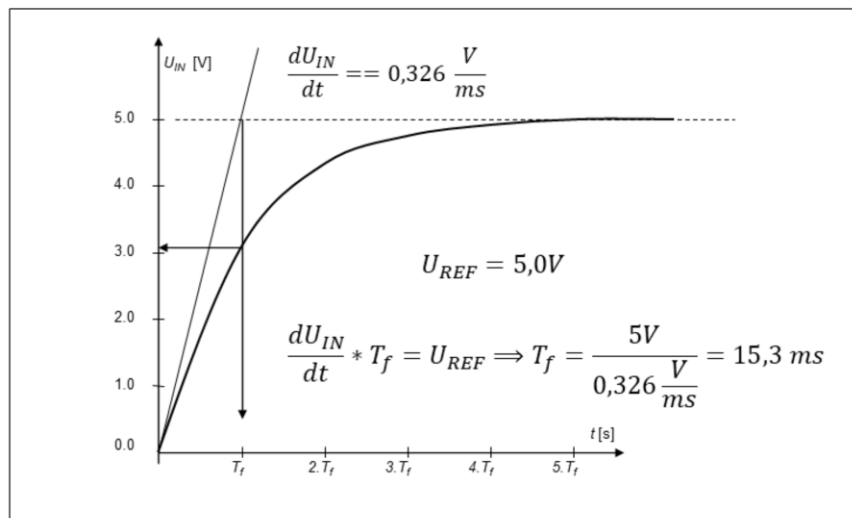
$$e^{-7} \doteq 0,001$$



My sa na túto informáciu musíme pozerat' aj z druhej strany. Vzorkovací kondenzátor, je zapojený ako RC filter. Počas doby vzorkovania sa musí nabíť na hodnotu sledovaného – meraného signálu.

Takto postavený príklad predpokladá, že RC člen sa nabíja počas celej doby. A na konci dosiahne požadovanú úroveň. NÁŠ RC člen sa na odpovedajúcu presnosť dostane za CCA 7 časových konštánt.

## Obmedzenia vstupného signálu A/D prevodníka:



Nech  $R_{U_{IN}} = 10k\Omega$   
potom:

$$C_F = \frac{T_f}{10k\Omega} = \frac{15,3 ms}{10k\Omega} = 1,53 \mu F$$

A vyberieme najbližšiu  
vyššiu vyrábanú hodnotu

Úlohu môžeme postaviť, aj takto. Medzi zdroj signálu a A/D prevodník ba sme mali zapojiť filter, ktorý obmedzí nárast signálu. (Dôvodov na zapojenie filtra je viacero).

Ak budeme uvažovať doporučený vnútorný odpor zdroja meraného napätia 10 KOhm môžeme určiť kapacitu kondenzátora na hodnotu 1,53 uF. A v katalógu nájdeme najbližšiu vyššiu hodnotu.

Dôvod prečo nechceme v A/D „vyššie – vysoké“ frekvencie je aj takýto. A/D prevodník je vlastne množstvo kondenzátorov na malej ploche. A kondenzátory sú pre vysoké frekvencie SKRAT.



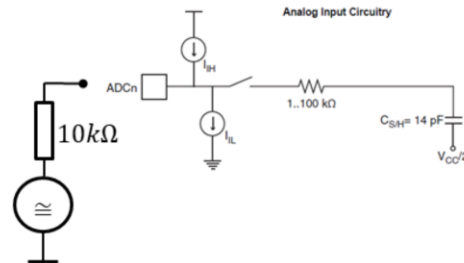
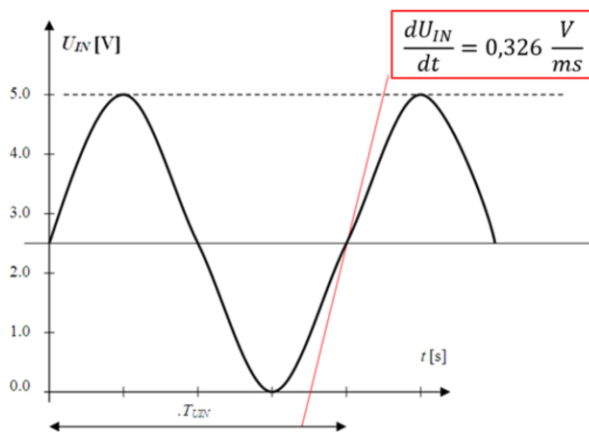
## Obmedzenia vstupného signálu A/D prevodníka:

$$\text{Obmedzenie } \frac{dU_{IN}}{dt} = \frac{0,5 \text{ LSB}}{1,5 * T_{ADC \text{ OPT}}} = \frac{0,5 \frac{5V}{1024}}{7,5 \mu s} = 325,5 \frac{V}{s} = 0,326 \frac{V}{ms}$$

môžeme interpretovať aj takto: Uvažujme vstupný signál A/D

prevodníka  $U_{IN} = 2,5V + 2,5V * \sin \omega t = 2,5V + 2,5V * \sin(2\pi f t)$

$$\frac{dU_{IN}}{dt \rightarrow 0} = 2,5V * 2\pi f = 0,326 \frac{V}{ms} \Rightarrow f_{U_{IN}} = 20,8 \text{ Hz}$$



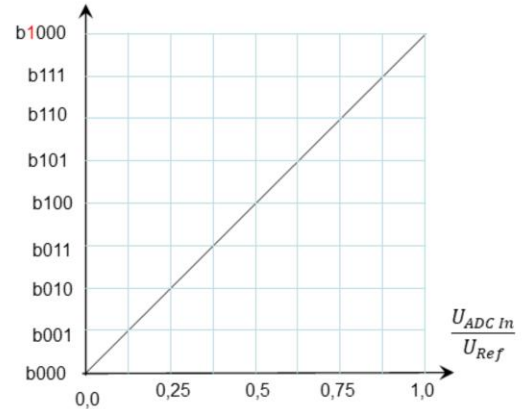
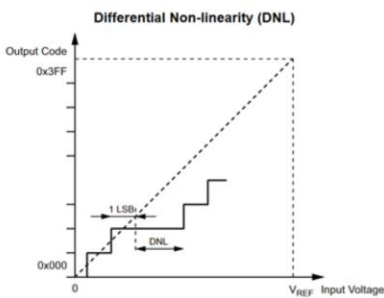
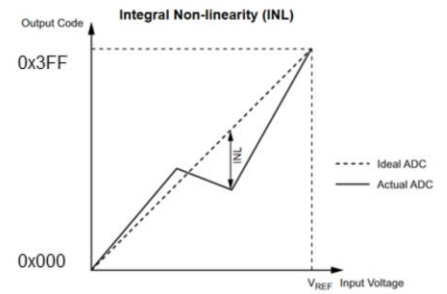
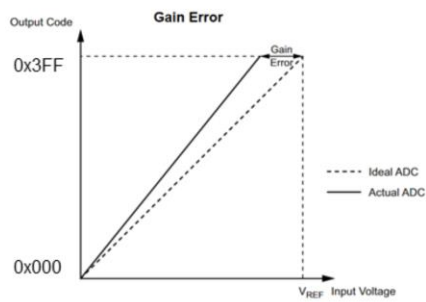
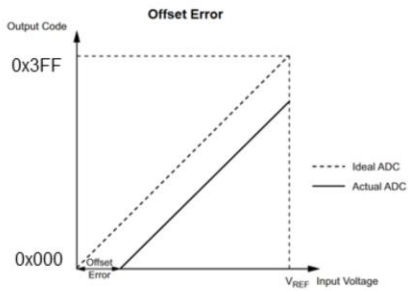
$$T_{max} = R * C = 110k\Omega * 14pF = 1,5\mu s$$

$$T_{min} = R * C = 11k\Omega * 14pF = 0,15\mu s$$

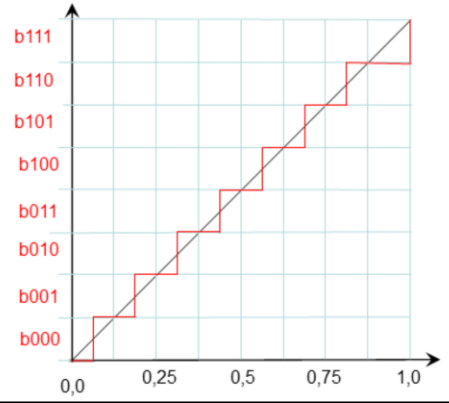
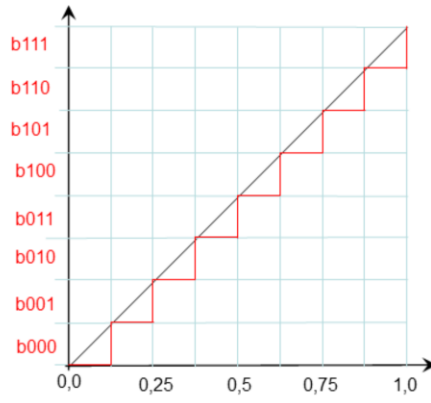
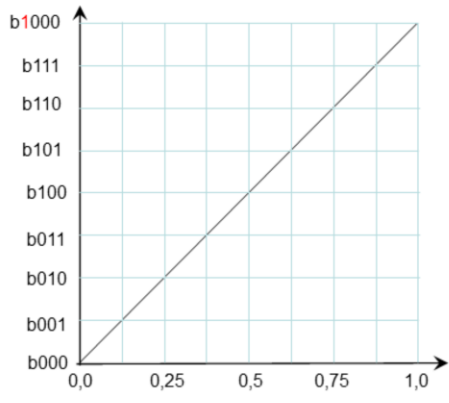
Z uvedeného je zrejmé, že ak predpokladáme ideálne parametre obvodu S&H, môžeme teoreticky uvažovať frekvencie 7-krát väčšie na vstupe A/D prevodníka.

V katalógu je zapísana ešte jedna dôležitá informácia. Vo vzorkovanom signále by sa nemala objaviť vyššia frekvencia ako  $\frac{1}{2}$  vzorkovacej frekvencie.

# ADC – presnosť prevodu



Keď hovoríme o A/D prevodníku, mali by sme spomenúť aj nepresnosti spojené s výrobou odporových deličov – rebríkov.



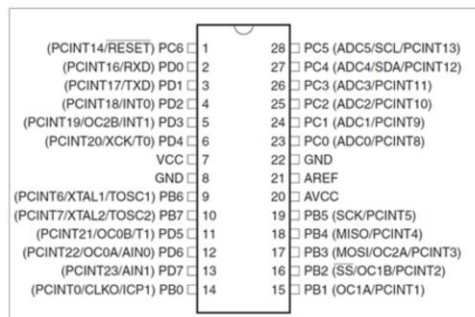
$$\frac{U_{ADCin}}{U_{Ref}} = 1$$



## ATmega328 – ADC

### Vlastnosti A / D prevodníka:

- 8 kanálový multiplexer, 10-bitový ADC  
celková nelinearita 0,5LSB. Abs. Presnosť +/- 2LSB
- 6 (SPDIP) multiplexovaných jednoduchých kanálov
- možnosť merania teploty
- Trvanie prevodu 13(..?) - 260  $\mu$ s
- Až 15 kSPS pri maximálnom rozlíšení
- Zarovnávanie výsledku prevodu.  
Možnosť nastaviť zarovnanie doľava
- Rozsah vstupného napätia pre **ADC** je 0 -  $V_{CC}$
- Zabudovaný zdroj referenčného napätia 1.1V pre **ADC**
- Voľne bežiaci prevod alebo samostatne spúšťaný
- Požiadavka o prerušenie po skončení prevodu
- „Redukcia“ rušenia



**Analog Comparator** - Vynecháme v tejto časti.

A/D je tvorený 10b prevodníkom s postupnou aproximáciou. ADC má zabudovaný vzorkovač (Sample and Hold), ktorý udržiava vzorkované napätie na konštantnej úrovni počas prevodu.

ADC ma samostatné napájanie – pin  $AV_{CC}$ .

Požiadavka:  $AV_{CC} = V_{CC} +/- 0,3V$ .

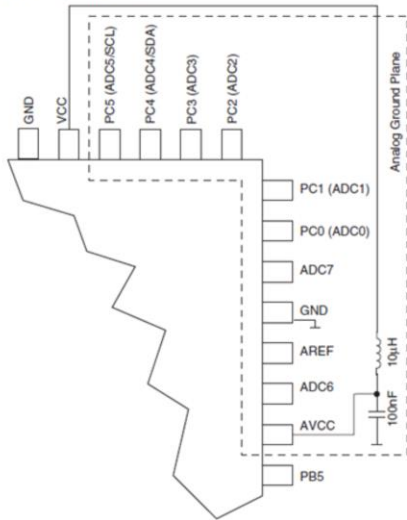
Výsledok 10b prevodu je: 0x000 = GND a 0x3FF = (odpovedá)  $V_{REF} - „1LSB“$ . Ako referencia  $V_{REF}$  môže byť:

- $AV_{CC}$
- Interná referencia 1,1V.

- Na pin AREF treba pripojiť kondenzátor na potlačenie šumov.

## Napájanie:

Figure 23-9. ADC Power Connections



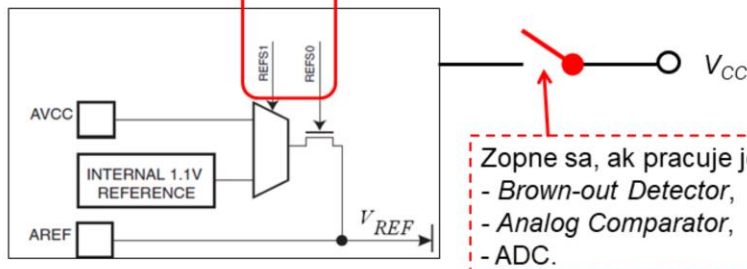
**AV<sub>CC</sub>** - je pin pre napájacie napätie pinov **Portu C** a napájanie **ADC**. Napätie tohto pinu sa nesmie líšiť od **V<sub>CC</sub>** o viac ako  $\pm 0,3V$ .

**AREF** - je pin analógového referenčného napätia pre **A/D** prevodník.

Nemali by sme zabudnúť na pripojenie oboch napájacích napätí ak zapájame ATMEGA 328P.

## Zdroje napät'ovej referencie:

ADMUX – ADC Multiplexer Selection Register								
Bit	7	6	5	4	3	2	1	0
(Dx7C)	REFS1	REFS0	ADLAR	–	MUX3	MUX2	MUX1	MUX0
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0	0	0	0	0



Zopne sa, ak pracuje jeden z blokov:  
 - *Brown-out Detector*,  
 - *Analog Comparator*,  
 - *ADC*.



Cena cca 20Eur

AD584

4 referenčné napätia:

10.000 V, 7.500 V, 5.000 V, 2.500 V

Symbol	Parameter		Min.	Typ	Max	Units
$V_{BG}$	Bandgap reference voltage	$V_{CC}=2.7$ $T_A=25^\circ\text{C}$	1.0	1.1	1.2	V
$t_{BG}$	Bandgap reference start-up time	$V_{CC}=2.7$ $T_A=25^\circ\text{C}$		40	70	$\mu\text{s}$
$I_{BG}$	Bandgap reference current consumption	$V_{CC}=2.7$ $T_A=25^\circ\text{C}$		10		$\mu\text{A}$

15

Zdroj vnútorného referenčného napätia sa zapne ak ho požaduje k svojej prevádzke jeden z blokov: *Brown-out Detector*, *Analog Comparator* alebo **ADC**. Ak budú tieto bloky vypnuté, vypnutý bude aj zdroj referenčného napätia a teda nebude spotrebovávať energiu. Ak ho „zapneme“ musíme počkať na dokončenie „*start up*“ a až potom ho môžeme použiť. Ak ho použijeme aj v útlmovom režime, môžeme ho použiť okamžite. Pre **ADC** má  $A_{REF}$  hodnotu 1,1 V a je odvodené z  $V_{BG}$ .

Niektoré typy MMP majú túto hodnotu nastavenú na 2,56V.

Ako referenčné napätie možno použiť aj  $AV_{CC}$ . Pre lepšie filtrovanie možno k pinu **AREF** pripojiť filtračný kondenzátor.

## Bloková schéma:

ADMUX – ADC Multiplexer Selection Register

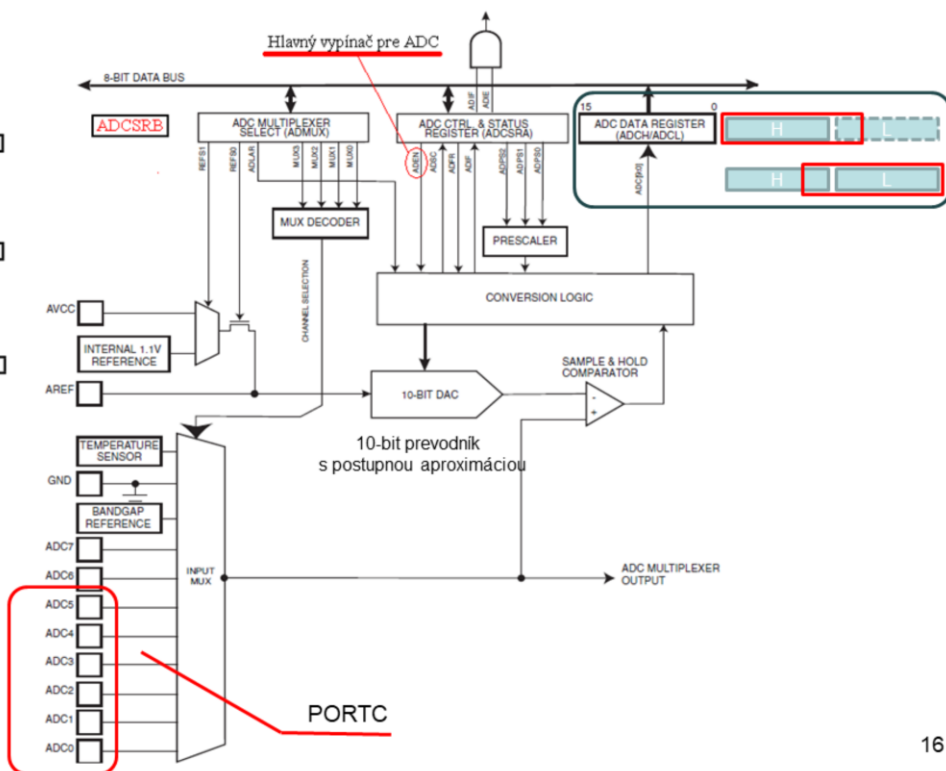
Bit	7	6	5	4	3	2	1	0
(0x7C)	REFS1	REFS0	ADLAR	–	MUX3	MUX2	MUX1	MUX0
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0	0	0	0	0

ADCSRA – ADC Control and Status Register A

Bit	7	6	5	4	3	2	1	0
(0x7A)	ADEN	ADSC	ADIF	ADIF	ADIF	ADIF	ADIF	ADIF
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0	0	0	0	0

ADCSRB – ADC Control and Status Register B

Bit	7	6	5	4	3	2	1	0
(0x7B)	–	ACME	–	–	–	ADTSZ	ADTS1	ADTS0
Read/Write	R	R/W	R	R	R	R/W	R/W	R/W
Initial Value	0	0	0	0	0	0	0	0



16

## Alternatívne funkcie portu C

Port C má alternatívnu funkciu analógových vstupov pre ADC. Ak sú niektoré piny Portu C konfigurované ako výstupné, je vhodné, aby sa neprepínali pri prevode. Mohlo by to viesť k chybnému výsledku.

## A/D prevodník

Ak je ADC zapnutý, potom je ADC povolený vo všetkých útlmových módoch. Ak chceme šetriť energiu, ADC musíme vypnúť pred vstupom do útlmového módu. Ak ADC vypneme a opäť zapneme, nasledujúci prevod bude typu: „*extended conversion*“.

ATmega328 obsahuje 10-bit prevodník s postupnou aproximáciou. ADC je zapojený MUX, ktorý umožňuje pripojiť jednoduché napäťové vstupy, vytvorených Portom C, ... Napätia sú vzťahnuté k 0V (GND).

!!!! Diferenciálne analógové vstupy tento obvod nemá. !!!

Súčasťou prevodníka je aj S&H obvod, ktorý udržiava

merané napätie počas prevodu na konštantnej hodnote.

Výsledok prevodu je 10-bitový. Pri prevode sa používa prevodník s postupnou aproximáciou. Minimálnu hodnotu predstavuje **GND** a maximálnu hodnotu predstavuje napätie veľkosti **AREF** mínus 1 **LSB**. Hodnota referenčného napätia: externé,  $AV_{CC}$  alebo interné 1.1V sa nastavuje pomocou bitov **REFS[1:0]** v **ADMUX**. Analógový kanál sa nastavuje pomocou bitov **MUX[3:0]** v **ADMUX**. Ako vstup **ADC** prevodníka možno nastaviť: **GND**, konštantnú hodnotu „*bandgap voltage reference*“, **ADC** vstupné piny, ako aj zabudovaný snímač teploty (presnosť merania je horšia ako 8b).

**ADC** sa zapne nastavením bitu *ADC Enable*, **ADEN** v **ADCSRA**. Referenčné napätie a **MUX** nepracuje pokiaľ nenastavíme **ADEN**. Ak je **ADEN** = 0, **ADC** nespotrebováva energiu. Výsledok prevodu je 10-bitový a je prítomný v registroch **ADCH** a **ADCL**. Default je výsledok v tvare: „*right adjusted*“. Po prepnutí môže byť v tvare: „*left adjusted*“. Zmenu nastavenia realizujeme pomocou bitu **ADLAR** v reg. **ADMUX**.

Ak je výsledok typu: „*left adjusted*“ a nepožadujeme väčšiu presnosť ako 8-bitov, stačí čítať len **ADCH**. Inak **ADCL** musíme čítať skôr, a až potom **ADCH**. Ak tak neurobíme, výsledok nemusí odpovedať aktuálnemu prevodu. Ak raz **ADCL** prečítame, prístup k „*ADC Data*“ registrom je zablokovaný. Prečítanie obsahu registra **ADCH** znovu povoľuje čítanie registrov **ADCH** a **ADCL**.

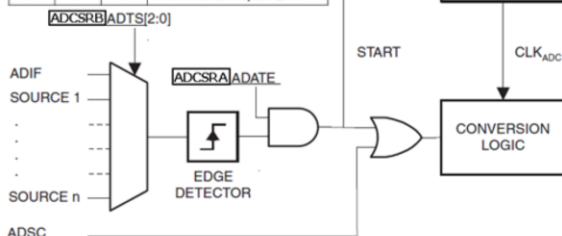
**ADC** vyvolá prerušenie, ktoré môžeme použiť na spúšťanie, ďalšieho prevodu.

## Vstupný kanál ADC

Pri zmene kanála treba dodržiavať určité pravidlá: Pri samostatnom prevode treba navoliť kanál pred spustením prevodu. Kanál možno zmeniť jeden takt po „uplynutí vzorkovania“. Jednoduchšie je meniť kanál po skončení prevodu. Vo voľne bežiacom móde prevodu treba navoliť kanál pred prvým spustením. Ak chceme postupne meniť kanál, je vhodné postupovať nasledovne: Najskôr počkáme na ukončenie prevodu – prvého. Potom zmeníme kanál. Zmena sa prejaví vždy v ďalšom prevode.

## Spustenie prevodu:

ADTS2	ADTS1	ADTS0	Trigger Source
0	0	0	Free Running mode
0	0	1	Analog Comparator
0	1	0	External Interrupt Request 0
0	1	1	Timer/Counter0 Compare Match A
1	0	0	Timer/Counter0 Overflow
1	0	1	Timer/Counter1 Compare Match B
1	1	0	Timer/Counter1 Overflow
1	1	1	Timer/Counter1 Capture Event



Bit	7	6	5	4	3	2	1	0	ADCSRB
	-	ACME	-	-	-	ADTS2	ADTS1	ADTS0	
Read/Write	R	R/W	R	R	R	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bit	7	6	5	4	3	2	1	0	ADCSRA
ADC On	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

17

Jeden samostatný prevod sa spustí zapísaním jednotky do bitu „ADC Start Conversion“ **ADSC**. Tento bit zostane v jednotke počas celého prevodu a vynuluje sa hardwarovo po skončení prevodu. Ak počas prevodu prepne kanál, prevod sa dokončí a až potom sa prepne. Prevod možno spúšťať nasledovne:

„Auto Triggering“ sa povolí nastavením bitu „ADC Auto Trigger Enabled“, **ADATE** v reg. **ADCSRA**. Zdroj spúšťania sa nastavuje pomocou bitov: „ADC Trigger Select“, **ADTS** v reg. **ADCSRB**. Ak sa kladná hrana objaví na zvolenom vstupe, **ADC** preddelič sa vynuluje a začne sa prevod. Ak je spúšťací signál v jednotke aj po dokončení prevodu, nový prevod sa nespustí. Ak sa objaví ďalšia kladná hrana na spúšťacom vstupe, počas prevodu, nový prevod sa nespustí. Poznamenajme, že príznak



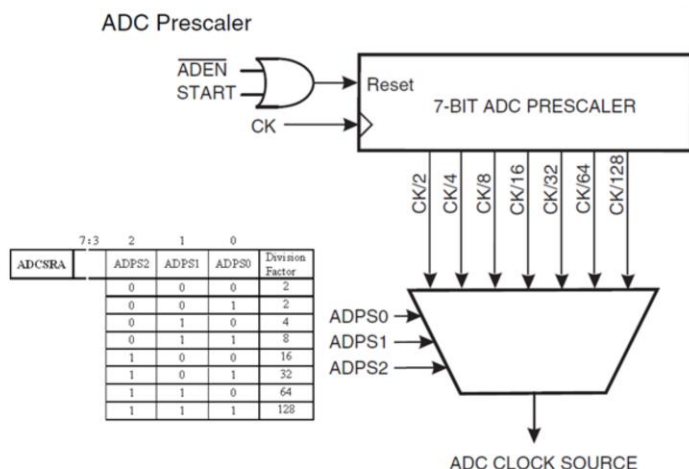
prerušená sa nastaví, aj keď prerušenie nie je povolené.

„*Interrupt Flag*“ musíme vynulovať vždy (skoro).

Použitie príznaku **ADIF** (ADC Interrupt Flag) ako mechanizmus spúšťania prevodu pôsobí tak, že nový prevod sa spustí okamžite po skončení predchádzajúceho. **ADC** potom pracuje ako voľne bežiaci prevodník s konštantnou frekvenciou vzorkovania a obnovovania dátových registrov **ADC**. Prvý prevod treba spustiť zapísaním log. 1 do bitu **ADSC** v reg. **ADCSRA**. V tomto móde sa vykoná úspešný prevod bez ohľadu nato, či **ADIF** (ADC Interrupt Flag ) vynulujeme alebo nie.

Ak zvolíme mód „*Auto Triggering*“, prevod možno spúšťať nastavením **ADSC** v reg. **ADCSRA**.

## Preddelič a časovanie prevodu:



ADCSRA – ADC Control and Status Register A

Bit	7	6	5	4	3	2	1	0
(0x7A)	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0	0	0	0	0

Prevodník potrebuje k správnej funkcii vstupnú taktovaciu frekvenciu v rozsahu **50 kHz až 200 kHz.**

Optimum je **100 kHz.**

$$\frac{16 \text{ MHz}}{128} = 125 \text{ kHz}$$

Ak nám postačuje menšie rozlíšenie ako 10 bitov, môžeme použiť aj vyššiu frekvenciu ako 200kHz na taktovanie **ADC**. **ADC** modul obsahuje preddelič, ktorý generuje použiteľné  $f_{\text{ADC}}$ . Preddelič sa nastavuje pomocou bitov **ADPS[2:0]** v **ADCSRA**. Preddelič začne počítať v okamžiku zapnutia **ADC** nastavením bitu **ADEN** v **ADCSRA**. Keď spustíme prevod *single ended* nastavením bitu **ADSC** v **ADCSRA**, prevod začne nasledujúcou kladnou hranou signálu taktovania **ADC**.

Normálny prevod trvá 13 **ADC** taktov. Prvý prevod po zapnutí **ADC** (**ADEN** =1 v **ADCSRA**) trvá 25 **ADC** taktov. Počas tejto doby sa inicializujú analógové obvody. Samotné **S&H** trvá 1.5 **ADC** taktu po normálnom štarte a 13.5 **ADC** taktu po štarte prvého prevodu.

Po skončení prevodu sa výsledok zapíše do registrov *ADC Data*, a **ADIF** sa nastaví. V samostatnom prevode - *single*

*conversion*, **ADSC** sa vynuluje súčasne s ukončením prevodu. **ADSC** bit možno opäť nastaviť softwarovo a nový prevod sa spustí pri ďalšej nábežnej hrane. V móde: *Free Running* nový prevod sa spustí okamžite po dokončení prevodu. A bit **ADSC** zostane nastavený.

## Časovanie prevodu:

Prevodník potrebuje k správnej funkcii vstupnú taktovaciu frekvenciu v rozsahu 50 kHz až 200 kHz.

Optimum je 100 kHz.

Figure 23-5. ADC Timing Diagram, Single Conversion

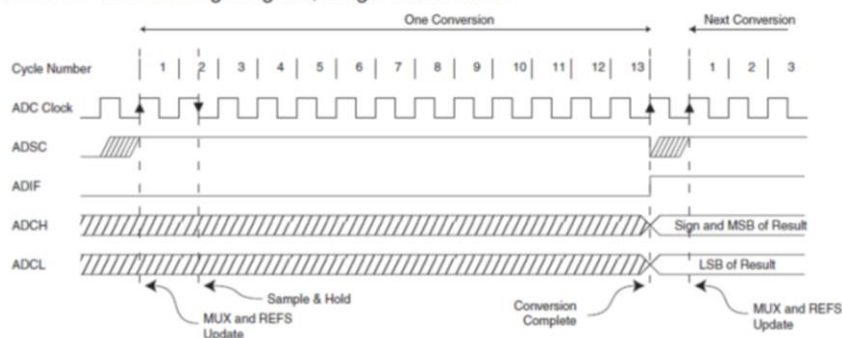
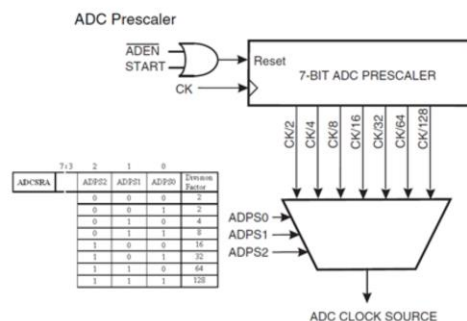


Table 23-1. ADC Conversion Time

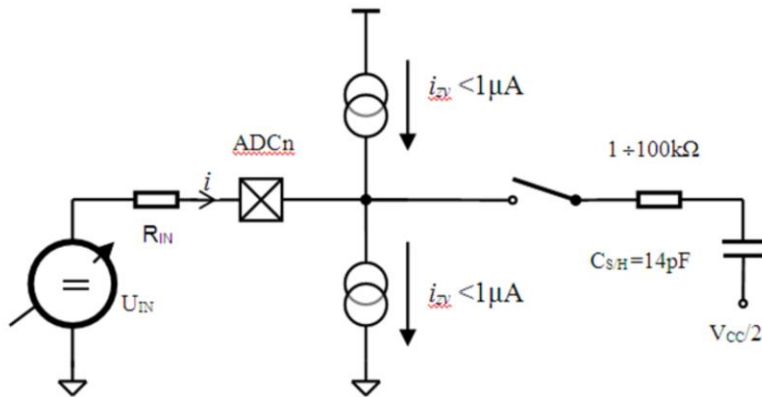
Condition	Sample & Hold (Cycles from Start of Conversion)	Conversion Time (Cycles)
First conversion	13.5	25
Normal conversions, single ended	1.5	13
Auto Triggered conversions	2	13.5



Normálny prevod trvá 13 ADC taktov. Prvý prevod po zapnutí ADC (**ADEN** =1 v **ADCSRA** ) trvá 25 ADC taktov. Počas tejto doby sa inicializujú analógové obvody. Samotné **S&H** trvá 1.5 ADC taktu po normálnom štarte a 13.5 ADC taktu po štarte prvého prevodu.

Po skončení prevodu sa výsledok zapíše do registrov *ADC Data*, a **ADIF** sa nastaví. V samostatnom prevode - *single conversion*, **ADSC** sa vynuluje súčasne s ukončením prevodu. **ADSC** bit možno opäť nastaviť softwarovo a nový prevod sa spustí pri ďalšej nábežnej hrane. V móde: *Free Running* nový prevod sa spustí okamžite po dokončení prevodu. A bit **ADSC** zostane nastavený.

## Vstup analógového kanála:



$$R_{IN} \leq \frac{0,5 \text{ LSB}}{I_{ZV}} = \frac{0,5 \frac{5V}{1024}}{1\mu A} \doteq 2,4k\Omega$$

## Vstup analógového kanála

Zdroj analógového napätia je pripojený na vstupný pin, ktorý sa javí ako kapacitná záťaž a zvod bez ohľadu na to, či je, alebo nie je, kanál pripojený cez **MUX** na vstup **ADC**.

Ak pripojíme kanál k prevodníku ako vstup, zdroj musí nabiť **S/H** kapacitu cez sériový odpor. **ADC** je optimalizovaný pre analógový signál s výstupnou impedanciou približne  $10k\Omega$  alebo menšou. Ak použijeme takýto vstupný zdroj, čas vzorkovania môžeme zanedbať. Ak použijeme zdroj s väčším výstupným odporom, čas vzorkovania bude závisieť od časovej konštanty nabíjania **S/H** kondenzátora. Doporučuje sa používať zdroj s nízkou impedanciou a obmedzeným nárastom - **pomaly sa meniaci**. Týmto sa znižujú požiadavky na vnútorné obvody nabíjania **S/H** kondenzátora.

Vo vstupnom signále sa nesmia objaviť vyššie frekvencie ako je **Nyquist frequency** ( $f_{ADC}/2$ ) a ani v žiadnom inom, aby sme zabránili skresleniu meraného signálu. Vstupný signál musí užívateľ filtrovať - odstrániť vyššie frekvencie dolnopriepustným filtrom, skorej ako signál vstúpi do **ADC**.

## Vzorkovacia frekvencia A/D prevodníka

Pr.: (Opakovanie; Procesory AVR  $f_{\text{ADC}} = 200\text{kHz}$ ):

$$\begin{aligned} 200\,000/13 &= 15\,000 \\ 15\,000/2 &= 7500 \\ (1/200\,000)*13 &= 65\text{ E-6} \end{aligned}$$

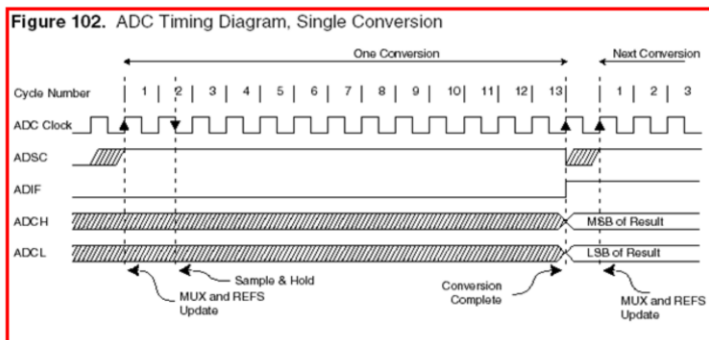
A/D prevodník s postupnou aproximáciou má max. frekvenciu vzorkovania. 15 kSPS. Môžeme tvrdiť, že

Nyquist-ova frekvencia je cca 7.5kHz?  $f = 7.5\text{kHz} \hat{=} T = 133.3\mu\text{s}$

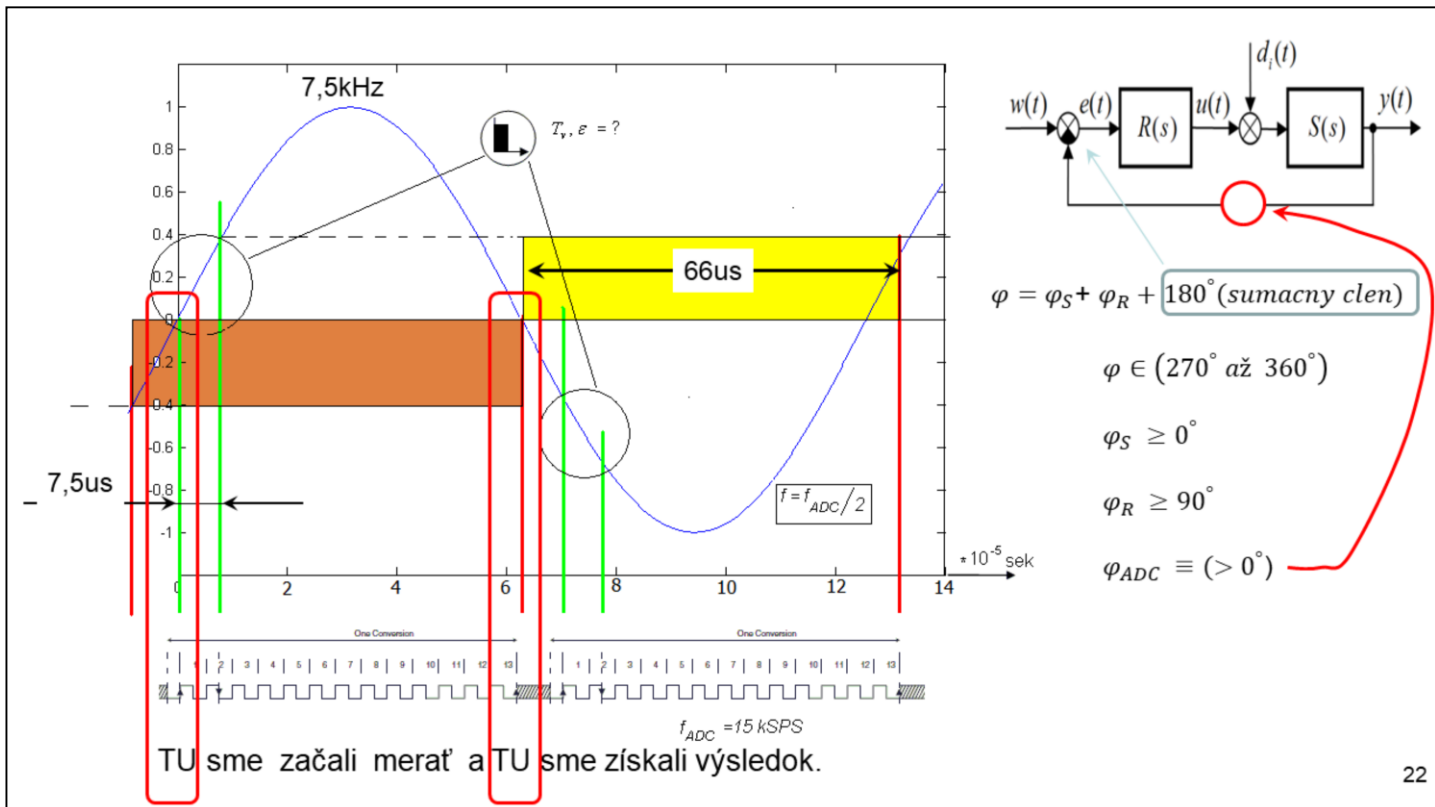
Odpoveď: NIE!

Čas jedného prevodu pozostáva z:

a trvá: cca  $70\mu\text{s}$ ; (200kHz)



Ešte jedna poznámka k tzv. vzorkovacej frekvencii. Ak je Nyquistová frekvencia 7,5kHz, potom by sme mohli na vstup priviesť signál s max. frekvenciou 3,75 kHz.



Z uvedeného je zrejmé, že fázové oneskorenie cca  $90^\circ$  je na úrovni „nestability“ regulačného obvodu.

Kde  $\varphi(S)$  fázové oneskorenie regulovaného systému a  $\varphi(R)$  je fázové oneskorenie regulátora.

Celkové fázové oneskorenie by malo byť z intervalu  $270^\circ$  až  $360^\circ$ .

Na jednom z predmetov sa budete učiť tzv. MHR.

Predstaviť si ju môžeme takto. Rozpojíme obvod na vstupe do  $R(s)$  a privedieme tam harmonický signál. Ak sa tento po prechode celým obvodom (výstup rozdielového člena) vráti s tou istou amplitúdou a rovnakou fázou (o  $360^\circ$  posunutý) obvod môžeme spojiť a máme oscilátor. Toto väčšinou nechceme. Preto by malo byť celkové fázové oneskorenie menšie ako tých  $360^\circ$ .

## Pr. ADC: - inicializácia

```
void adc_init(void){
  ADMUX = (1<<REFS0); // AVCC - nastavenie zdroja ref. napatia
  ADCSRA = (1<<ADEN) // "zapnutie" ADC
            |(1<<ADPS2)|(1<<ADPS1)|(1<<ADPS0); // nastavenie preddelica
}
```

Bit	ADC Prescaler Selections							
	ADPS2	ADPS1	ADPS0	Division Factor				
	0	0	0	2				
	1	1	1	64				
	1	1	0	128				

ADC On	7	6	5	4	3	2	1	0
ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	ADCSRA
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	

Voltage Reference Selections for ADC		
REFS1	REFS0	Voltage Reference Selection
0	0	ADEF Internal V <sub>ref</sub> turned off
0	1	AV <sub>CC</sub> with external capacitor at AREF pin
1	0	Reserved
1	1	Internal 1.1V Voltage Reference with external capacitor at AREF pin

Bit	7	6	5	4	3	2	1	0
	REFS1	REFS0	ADLAR	-	MUX3	MUX2	MUX1	MUX0
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0	0	0	0	0

$U_{REF} = 5V$

15	14	13	12	11	10	9	8
-	-	-	-	-	-	ADC9	ADC8
ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0
7	6	5	4	3	2	1	0

23

Vyšedené bity sa používajú vtedy ak použijeme prerušovací podsystem, resp. pri automatickom spúšťaní prevodu.

Ak požadujeme 10-bitové rozlíšenie, ATMEGA328p ADC požaduje frekvenciu taktovania ADC menej ako 200 kHz.



Taktovanie procesora je 16 MHz. To znamená preddelič musíme nastaviť na 128.

Výsledná frekvencia ADC prevodníka bude 125 kHz. Čo je výrazne menej ako max. 200 kHz..

## Pr. ADC: - read

```

unsigned int adc_read(char a_pin){
  a_pin &= 0x07;
  ADMUX = (ADMUX & 0xF8)|a_pin;
  ADCSRA |= (1<<ADSC); // spustenie prevodu
  while(ADCSRA & (1<<ADSC)); // pockam na dokoncenie prevodu
  return (ADC);
}

```

Input Channel Selections	
MUX3...0	Single Ended Input
0000	ADC0
0001	ADC1
0010	ADC2
0011	ADC3
0100	ADC4
0101	ADC5

Bit	7	6	5	4	3	2	1	0	
	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	ADCSRA
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bit	7	6	5	4	3	2	1	0	
	REFS1	REFS0	ADLAR	-	MUX3	MUX2	MUX1	MUX0	ADMUX
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

15	14	13	12	11	10	9	8
-	-	-	-	-	-	ADC9	ADC8
ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0
7	6	5	4	3	2	1	0

Najskôr nastavíme kanál prevodu. Spustíme. Počkáme na ukončenie prevodu a vyčítame. Výsledok je zarovnaný doprava.

Pomocou niektorého už vytvoreného programu výsledok zobrazíme. A samozrejme skontrolujeme.

Nesmie zabudnúť na kvantovanie v čase. Zvoliť, vypočítať tzv. periódu vzorkovania. V našom prípade musí byť väčšia ako 104 us. Prečo? Teoreticky by sme takto mohli riadiť aj LG.